

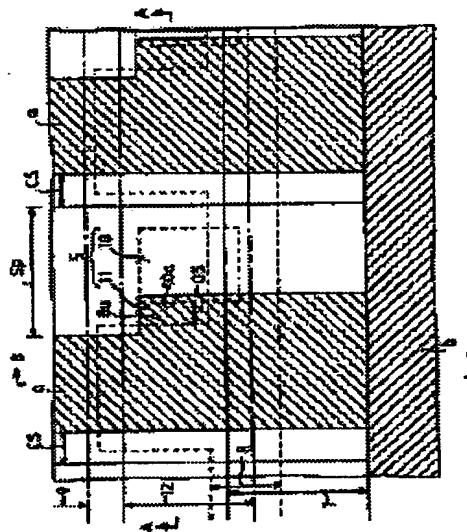
CCD SOLID-STATE IMAGE SENSOR

Patent number: JP4369266
Publication date: 1992-12-22
Inventor: KOBAYASHI ATSUSHI
Applicant: SONY CORP
Classification:
- international: H01L27/148; H04N5/335
- european:
Application number: JP19910144838 19910617
Priority number(s):

Abstract of JP4369266

PURPOSE: To avoid a phenomenon of overflowing signal charge in a horizontal register, to prevent a decrease in a dynamic range of a photodetector having knee characteristics, and to suppress deterioration of quality of an image on a monitor screen.

CONSTITUTION: An overflow drain region 10 by an N-type impurity diffused region is formed at an upper stage side from a narrow width part of particularly a second vertical transfer electrode 8 of a space S_p between vertical registers 2, and an overflow control gate 11 of an offset OS formed between one end 10a of the region 10 and one end 8a of the electrode 8, is formed. An overflow control gate electrode 12 is formed on an overflowing part 5 made of the region 10 and the gate 11, a control potential to be applied to the electrode 12 is controlled to regulate a maximum handling charge amount of a final stage of the register 2.



Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-369266

(43) 公開日 平成4年(1992)12月22日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/148				
H 0 4 N 5/335	F	8838-5C		
		8223-4M	H 0 1 L 27/14	B

審査請求 未請求 請求項の数1(全 10 頁)

(21) 出願番号 特願平3-144838

(22) 出願日 平成3年(1991)6月17日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 小林 篤

東京都品川区北品川6丁目7番35号 ソニー株式会社内

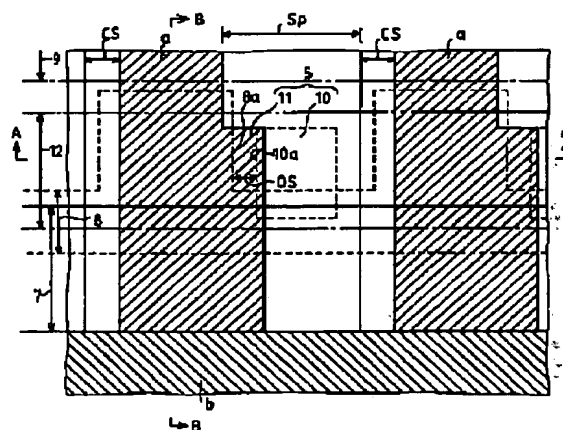
(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 CCD固体撮像素子

(57) 【要約】

【目的】 水平レジスタにおいて、信号電荷があふれるという現象を回避すると共に、ニ一特性を有する受光部のダイナミックレンジの低下を防止し、モニタ画面上での画質の劣化を抑制する。

【構成】 垂直レジスタ2間のスペースSpの、特に第2の垂直転送電極8の幅が狭くなっている部分よりも上段側にN型の不純物拡散領域によるオーバーフロー領域10を形成し、この領域10の一端10aと第2の垂直転送電極8の一端8aとの間に形成されたオフセットOSによるオーバーフローコントロールゲート11を形成する。これらオーバーフロー領域10及びオーバーフローコントロールゲート11からなるオーバーフロー部5上にオーバーフローコントロールゲート電極12を形成し、この電極12に印加される制御電位を制御して、垂直レジスタ2の最終段における最大取扱い電荷量を調整して構成する。



a... 垂直レジスタ2	10... オーバーフロー領域
b... 水平レジスタ3	11... オーバーフローコントロールゲート
7... 第1の垂直転送電極	12... オーバーフローコントロールゲート電極
8... 第2の垂直転送電極	CS... チャンネルストップ領域
9... 第3の垂直転送電極	

本実施例に係る垂直レジスタの最終段周辺を示す拡大平面図

【特許請求の範囲】

【請求項1】 CCDで構成された垂直レジスタと水平レジスタを有するCCD固体撮像素子において、上記垂直レジスタの最終段に、所定の電位が印加されるオーバーフローコントロールゲートと、該オーバーフローコントロールゲートに上記所定の電位が印加されることによって、垂直レジスタからの信号電荷のうち、所定量以上の信号電荷が掃き出されるオーバーフロードレイン領域とからなるオーバーフロー部が形成されていることを特徴とするCCD固体撮像素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、CCD固体撮像素子に関し、特にCCDで構成された垂直レジスタと水平レジスタを有する例えばインターライン転送方式のCCD固体撮像素子に関する。

【0002】

【従来の技術】 従来の例えばインターライン方式のCCD固体撮像素子は、図5に示すように、フォトダイオードで構成された受光部21が水平及び垂直方向にマトリクス状に配列され、夫々共通の垂直ライン上の受光部21に対応して共通に設けられた垂直レジスタ22と、各垂直レジスタ22に対して共通に設けられた水平レジスタ23が設けられて構成されている。

【0003】 そして、電荷蓄積期間において受光部21で蓄積された信号電荷を、次の読出し期間において、垂直レジスタ22に読出し、水平ブランキング期間において、信号電荷を行ごとに転送し、垂直レジスタ22の最終段に蓄積されている信号電荷を水平レジスタ23に転送する。そして、次の水平出力期間（テレビジョンの1水平走査期間に相当する）において、水平レジスタ23上の信号電荷を順次出力部24側に転送し、出力部24から撮像信号Sとして取り出すという動作を行う。

【0004】

【発明が解決しようとする課題】 しかしながら、従来のCCD固体撮像素子においては、垂直レジスタ22からの信号電荷を直接水平レジスタ23に転送する構成となっているため、例えば、水平レジスタ23の最大取扱い電荷量が、垂直レジスタ22の最大取扱い電荷量に対して少ない場合、受光部21から垂直レジスタ22の最大取扱い電荷量ぎりぎりを読出された信号電荷が水平レジスタ23に転送されるときに、水平レジスタ23で信号電荷があふれるという現象が生じる。水平レジスタ23で信号電荷があふれると、モニタの画面上では、高輝度の光源を撮像している部位で右側に画像が流れて見えるなど、画質の劣化につながる。

【0005】 また、受光部21の光電変換特性には、その受光部21の構造によって、読出される信号に対し、二一特性と呼ばれる現象がある。二一特性がある場合、受光部21から読出される信号電荷量は、光量が小さい

ときは、光量に対して線形特性を有するが、ある光量以上になると非線形特性になる。この非線形特性の部分は、画像信号として使用できない領域である。

【0006】 ところで、垂直レジスタ22及び水平レジスタ23においては、この非線形特性の領域における信号電荷に対してもあふれないことが必要であるため、水平レジスタ23の取扱い電荷量に対応して受光部21における光電変換特性の線形領域を低く設定しなければならない。このことは、受光部21のダイナミックレンジを小さくすることにつながり、特性上非常に不安定となる。

【0007】 ところで、従来のCCD固体撮像素子の中には、例えば特開昭63-105578号公報に示すように、垂直レジスタ22の最終段にオーバーフロードレイン領域を形成したものがある。この例では、信号電荷の水平レジスタ23への転送前に予め、垂直レジスタ22に存在するスミア等の偽信号電荷をオーバーフロードレイン領域に蓄積し、該領域の電荷取扱い電荷量を越える過剰電荷（偽信号電荷）を縦型オーバーフロードレイン構造により基板に吸収させて掃き出すというものである。

【0008】 しかし、この例の場合、単にスミア等の偽信号電荷を信号電荷の転送前にすべて掃き出すだけのものであるため、実際の信号電荷の転送時においては、このオーバーフロードレイン領域は単に電荷転送段を構成するのみである。即ち、信号電荷の転送時に上記のような動作を行った場合、信号電荷自体が基板に吸収され、信号電荷を水平レジスタに転送することができないという不都合が生じるからである。従って、この例においても、上述した水平レジスタ23上での信号電荷のあふれ現象、及び二一特性を有する受光部21のダイナミックレンジの低下は避けられない。

【0009】 本発明は、このような課題に鑑み成されたもので、その目的とするところは、垂直レジスタの最大取扱い電荷量に対して水平レジスタの最大取扱い電荷量が小さい場合においても、水平レジスタにおいて、信号電荷があふれるという現象を防止することができると共に、二一特性を有する受光部のダイナミックレンジの低下を防止でき、モニタ画面上での画質の劣化を防止することができるCCD固体撮像素子を提供することにある。

【0010】

【課題を解決するための手段】 本発明は、CCDで構成された垂直レジスタ2と水平レジスタ3を有するCCD固体撮像素子において、垂直レジスタ2の最終段に、所定の電位Vcが印加されるオーバーフローコントロールゲート11と、該オーバーフローコントロールゲート11に上記所定の電位Vcが印加されることによって、垂直レジスタ2からの信号電荷のうち、所定量以上の信号電荷が掃き出されるオーバーフロードレイン領域10と

3

からなるオーバーフロー部5を形成して構成する。

【0011】

【作用】上述の本発明の構成によれば、垂直レジスタ2の最終段にオーバーフローコントロールゲート11とオーバーフロードレイン領域10が存在することとなるため、オーバーフローコントロールゲート11に印加する電位Vcを制御することにより、オーバーフローコントロールゲート11下のポテンシャル障壁11Pの高低を調整して、例えば垂直レジスタ2の最終段における最大取扱い電荷量を水平レジスタ3の最大取扱い電荷量と同等にすることができる。従って、例えば垂直レジスタ2の最大取扱い電荷量に対して水平レジスタ3の最大取扱い電荷量が小さい場合においても、水平レジスタ3において、信号電荷があふれるという現象を防止することができる。

【0012】また、ニ一特性を有する受光部1からの信号電荷のうち、非線形特性領域における信号電荷をオーバーフロードレイン領域10に掃き出すことができるため、受光部1のダイナミックレンジを水平レジスタ3の最大取扱い電荷量に対応して小さくする必要がなくなる。従って、水平レジスタ3のダイナミックレンジが小さい場合でも、水平レジスタ3のダイナミックレンジを効率よく使用することができる。

【0013】また、スミア等の偽信号電荷を掃き出すための専用のオーバーフロードレイン領域を設ける必要がないため、設計上の自由度が広がる。

【0014】

【実施例】以下、図1～図4を参照しながら本発明の実施例を説明する。図1は、本実施例に係るCCD固体撮像素子の構成を示す概略平面図である。

【0015】このCCD固体撮像素子は、フォトダイオードで構成された受光部1が水平及び垂直方向にマトリクス状に配列され、夫々共通の垂直ライン上の受光部1に対応して共通に設けられた垂直レジスタ2と、各垂直レジスタ2に対して共通に設けられた水平レジスタ3が設けられて構成されている。

【0016】そして、電荷蓄積期間において受光部1で蓄積された信号電荷を、次の読出し期間において、垂直レジスタ2に読出し、水平ブランキング期間において、信号電荷を行ごとに転送し、垂直レジスタ2の最終段に蓄積されている信号電荷を水平レジスタ3に転送する。そして、次の水平出力期間（テレビジョンの1水平走査期間に相当する）において、水平レジスタ3上の信号電荷を順次出力部4側に転送し、この出力部4において、信号電荷を電荷-電圧変換し、出力端子outputから電圧信号（撮像信号）Sとして取り出す。

【0017】しかし、本例においては、垂直レジスタ2の最終段に、後述するオーバーフロー部5を設けて構成する。

【0018】次に、オーバーフロー部5の具体的構成に

4

ついて図2～図4を参照しながら説明する。

【0019】図2は、垂直レジスタ2の最終段周辺を示す拡大平面図である。この図2において、斜線の領域aで示す部分が垂直レジスタ2であり、斜線の領域bで示す部分が水平レジスタ3である。特に、垂直レジスタ2は、その最終段の部分において幅広となっている。尚、幅CSで示す部分はチャンネル・ストップ領域6である。

【0020】また、垂直レジスタ2上には、水平方向に電荷転送用の第1、第2及び第3の垂直転送電極7、8及び9が形成され、これら垂直転送電極7、8及び9中、第1及び第3の垂直転送電極7及び9は櫛状に形成され、第2の垂直転送電極8は、垂直レジスタ2上においてその幅が広く、垂直レジスタ2上以外の部分においてその幅が狭く形成されている。尚、図において、第1の垂直転送電極7を実線、第2の垂直転送電極8を破線、第3の垂直転送電極9を二点鎖線で示す。

【0021】そして、本例においては、垂直レジスタ2間のスペースSpの、特に第2の垂直転送電極8の幅が狭くなっている部分よりも上段側にN型の不純物拡散領域によるオーバーフロードレイン領域10が形成されている（破線枠で示す）。この領域10は、垂直レジスタ2の幅広の部分にオーバーラップして形成され、この領域10の垂直レジスタ側端10aと第2の垂直転送電極8の幅広部分のオーバーフロードレイン領域側端8aとの間には幅OSで示すオフセットが形成される。このオフセットOSの部分がオーバーフローコントロールゲート11を構成し、このオーバーフローコントロールゲート11と上記オーバーフロードレイン領域10にてオーバーフロー部5が構成される。

【0022】そして、このオーバーフロー部5を含む領域上に水平方向に延びるオーバーフローコントロールゲート電極12（一点鎖線で示す）が形成される。このとき、第1及び第3の垂直転送電極7及び9が夫々1層目の多結晶シリコン層にて形成され、第2の垂直転送電極8が2層目の多結晶シリコン層にて形成され、オーバーフローコントロールゲート電極12が3層目の多結晶シリコン層にて形成される。

【0023】上記オーバーフロー部5の断面を図3に示す。図3A及び図3Bは、夫々図2におけるA-A線及びB-B線上の断面図である。これらの断面図では、シリコン基板13をN型で示しているが、P型のシリコン基板を用いて他の不純物拡散領域、例えば垂直レジスタ2やチャンネル・ストップ領域6のN型とP型を入れ替えても何ら問題はない。また、これら断面図では、CCDを埋め込みチャンネル型CCDで示してあるが、垂直レジスタ2の不純物を使用しない表面チャンネル型CCDを用いた場合でも同様のことが言える。ただし、以下の本実施例における形成方法の説明においては、これら断面図に基づいて行う。

【0024】まず、N型のシリコン基板13にP型のウェル領域14とN型の垂直レジスタ2を形成する。このP型のウェル領域14は、スミアを圧縮するためのものである。次に、上記垂直レジスタ2の横にP型の不純物拡散領域によるチャンネル・ストップ領域6を形成する。その後、ゲート絶縁膜15を介して1層目の多結晶シリコン層による第1及び第3の垂直転送電極7及び9を形成した後、層間絶縁膜16を介して2層目の多結晶シリコン層による第2の垂直転送電極8を形成する。

【0025】その後、図2の破線枠で示す部分にN型の不純物をイオン注入してオーバーフロー領域10を形成した後、このオーバーフロー領域10上にゲート絶縁膜15を介して3層目の多結晶シリコン層によるオーバーフローコントロールゲート電極12を形成して本例に係るCCD固体撮像素子を得る。尚、このオーバーフローコントロールゲート電極12と第2の垂直転送電極8間には層間絶縁膜17が介在する。また、幅（オフセット）OSで示す部分においてオーバーフローコントロールゲート11が構成される。また、この図3において、18は水平レジスタ3上に形成される水平転送電極を示す。

【0026】ここで、垂直レジスタ2、P型のウェル領域14及びチャンネル・ストップ領域6の不純物濃度としては、通常用いられる不純物濃度に設定される。また、オーバーフロー領域10の不純物濃度としては、オーバーフローコントロールゲート電極12にかかる電位によりその表面が空乏化する程度の不純物濃度に設定される。尚、上記オーバーフロー領域10を形成するためのN型不純物のイオン注入は、第2の垂直転送電極8を形成する前に行うようにしてもよい。

【0027】次に、本例に係るオーバーフロー部5の動作を図4のポテンシャル図も参照しながら説明する。

【0028】まず、図4Aに示すように、オーバーフローコントロールゲート電極12に印加される制御電位Vcを調整して、図2及び図3で示したオフセットOSで構成されるオーバーフローコントロールゲート11下のポテンシャル障壁11Pの高低を制御する。即ち、本例では、垂直レジスタ2の最終段における第2の垂直転送電極8下に蓄積される信号電荷の最大取扱い電荷量が水平レジスタ3の最大取扱い電荷量よりも若干少なくなるように（例えば水平レジスタ3における最大取扱い電荷量の90%程度）、オーバーフローコントロールゲート11下のポテンシャル障壁11Pの高さを調整する。

【0029】このとき、オーバーフロー領域10では、その不純物濃度が十分に高いため、基板電位Vsubに固定される。このため、上段の垂直レジスタ2から水平レジスタ3の最大取扱い電荷量よりも多い電荷量の信号電荷が垂直レジスタ2の最終段に転送された場合、この最終段において、上記信号電荷が水平レジスタ3における最大取扱い電荷量の90%にカットされ、カ

ットされた信号電荷は、オーバーフローコントロールゲート11を越えてオーバーフロー領域10に掃き出され、更に図3Aの矢印で示すように、オーバーフロー領域10を経て基板13に流れ込む。即ち、オーバーフロー部5において信号電荷のオーバーフロー動作が行われる。

【0030】尚、図4A及び図4Bにおいて、第2の垂直転送電極8下に形成されたポテンシャル中、実線で示すポテンシャルPaは第2の垂直転送電極8下に信号電荷が蓄積されていない状態を示し、破線で示すポテンシャルPbは第2の垂直転送電極8下に少量の信号電荷が蓄積されている状態を示し、一点鎖線で示すポテンシャルPcは信号電荷がオーバーフローして、一定の信号電荷量（水平レジスタ3における最大取扱い電荷量の90%）に維持されている状態を示す。また、V1、V2及びV3は夫々第1、第2及び第3の垂直転送電極に印加される駆動パルス電位を示し、Hは水平転送電極に印加される駆動パルス電位を示す。

【0031】従って、水平レジスタ3には、その最大取扱い電荷量の90%以上の信号電荷は転送されないことになり、水平レジスタ3において信号電荷があふれるという現象は回避される。

【0032】上述のように、本例によれば、例えば垂直レジスタ2の最大取扱い電荷量に対して水平レジスタ3の最大取扱い電荷量が小さい場合においても、水平レジスタ3において、信号電荷があふれるという現象を防止することができ、水平レジスタ3上での信号電荷のあふれに伴う画質の劣化を抑制することができる。

【0033】また、図1で示す受光部1の構造により、その光電変換特性に二特性がある場合、オーバーフローコントロールゲート電極12に印加される制御電位Vcを調整して、非線形特性領域の信号電荷をオーバーフロー領域10を介して基板13に捨てることができるため、水平レジスタ3には、線形特性領域の信号電荷のみが転送されることになり、CCD固体撮像素子の特性の安定化を図ることができる。しかも、受光部1のダイナミックレンジを水平レジスタ3の最大取扱い電荷量に対応して小さくする必要がなくなるため、水平レジスタ3のダイナミックレンジが小さい場合でも、水平レジスタ3のダイナミックレンジを効率よく使用することができる。

【0034】また、スミア等の偽信号電荷を掃き出すための専用のオーバーフロー領域を設ける必要がないため、設計上の自由度が広がる。

【0035】上記実施例では、第2の垂直転送電極8下に信号電荷が蓄積しているときにオーバーフローさせるようにしたが、その他、第2及び第3の垂直転送電極8及び9下に信号電荷が蓄積しているときにオーバーフローさせるようにしてもよい。

【0036】また、上記実施例ではオーバーフローレ

7

イン領域10を垂直レジスタ2の幅広の部分にオーバーラップして形成するようにしたが、もちろんオーバーフロー領域10を垂直レジスタ2の幅広の部分にオーバーラップさせずに形成してオフセットOSの幅を広げるようにしてもよい。

【0037】

【発明の効果】本発明に係るCCD固体撮像素子によれば、垂直レジスタの最大取扱い電荷量に対して水平レジスタの最大取扱い電荷量が小さい場合においても、水平レジスタにおいて、信号電荷があふれるという現象を防止することができると共に、ニ一特性を有する受光部のダイナミックレンジの低下を防止でき、モニタ画面上での画質の劣化を防止することができる。

【図面の簡単な説明】

【図1】本実施例に係るCCD固体撮像素子の構成を示す概略平面図。

【図2】本実施例に係るCCD固体撮像素子の垂直レジスタの最終段周辺を示す拡大平面図。

【図3】Aは、図2におけるA-A線上の断面図。B

8

は、図2におけるB-B線上の断面図。

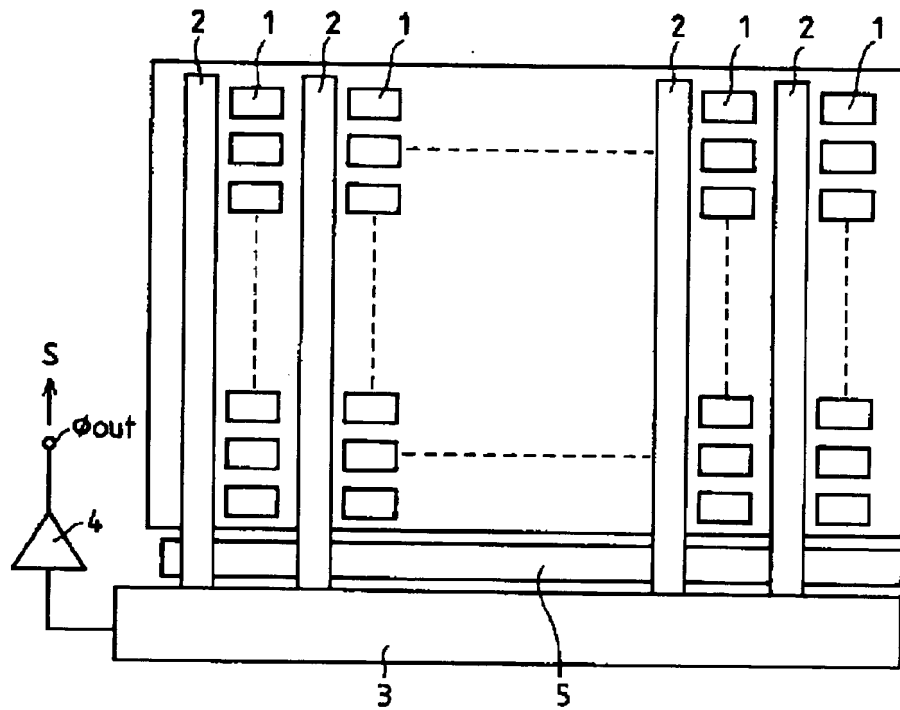
【図4】Aは、図3Aにおけるポテンシャル図。Bは、図3Bにおけるポテンシャル図。

【図5】従来例に係るCCD固体撮像素子の構成を示す概略平面図。

【符号の説明】

- 1 受光部
- 2 垂直レジスタ
- 3 水平レジスタ
- 4 出力部
- 5 オーバーフロー部
- 6 チャンネル・ストップ領域
- 7 第1の垂直転送電極
- 8 第2の垂直転送電極
- 9 第3の垂直転送電極
- 10 オーバーフロー領域
- 11 オーバーフローコントロールゲート
- 12 オーバーフローコントロールゲート電極
- 13 シリコン基板

【図1】



1--- 受光部

4--- 出力部

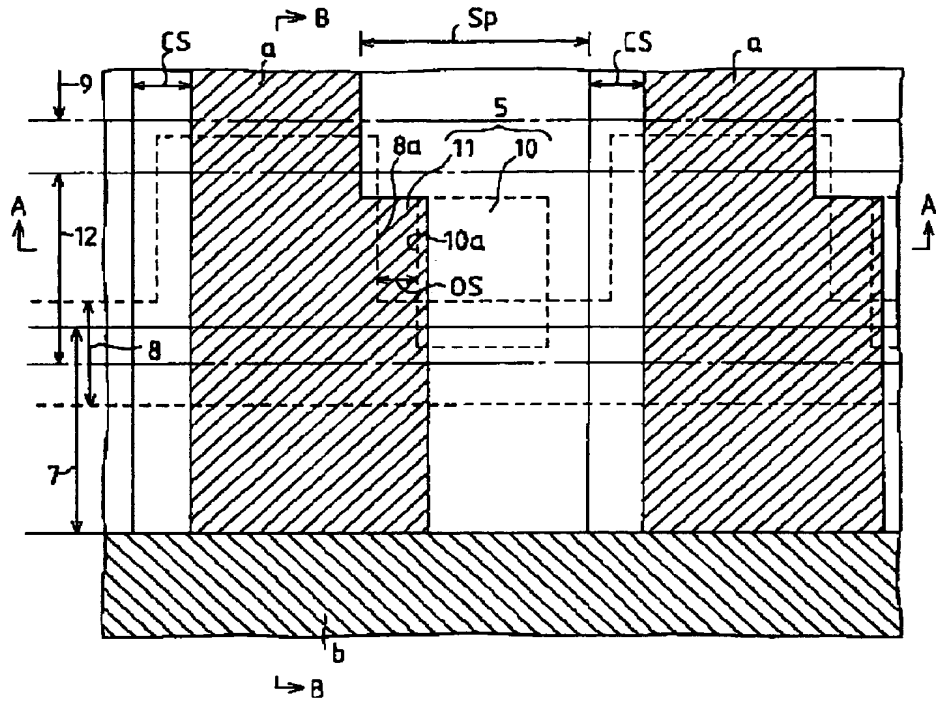
2--- 垂直レジスタ

5--- オーバーフロー部

3--- 水平レジスタ

本実施例を示す概略平面図

【図2】



- | | |
|----------------|--------------------------|
| a... 垂直レジスタ(2) | 10... オーバ-フロドレイン領域 |
| b... 水平レジスタ(3) | 11... オーバ-フロ-コントロールゲ-ト |
| 7... 第1の垂直転送電極 | 12... オーバ-フロ-コントロールゲ-ト電極 |
| 8... 第2の垂直転送電極 | CS... チャンネルストップ領域(6) |
| 9... 第3の垂直転送電極 | |

本実施例に係る垂直レジスタの最終段周辺を示す拡大平面図

【図3】

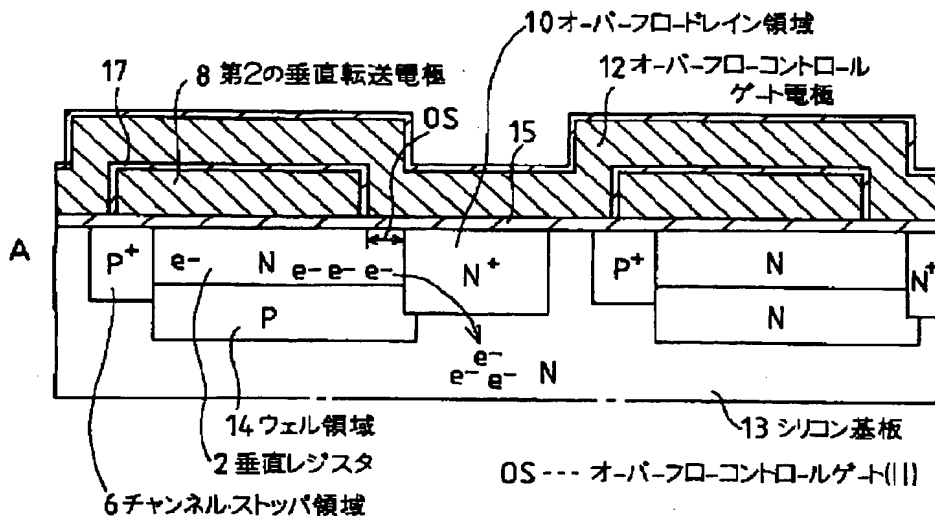


図2におけるA-A線上の断面図

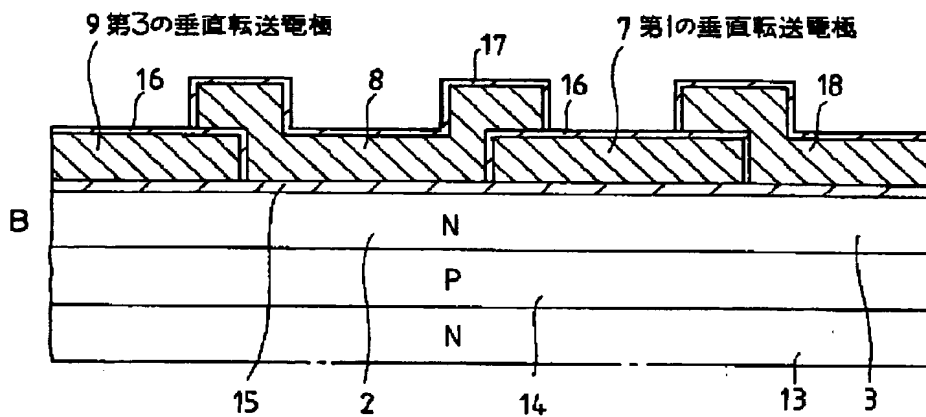


図2におけるB-B線上の断面図

【図4】

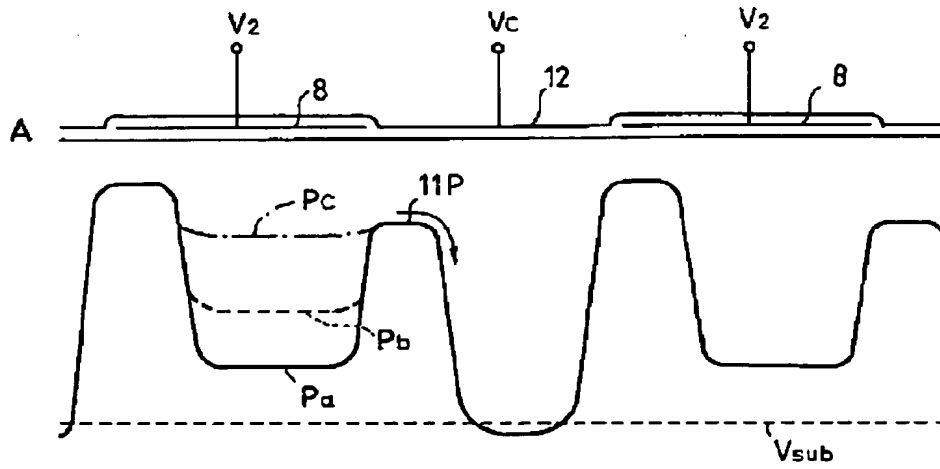


図3Aにおけるポテンシャル図

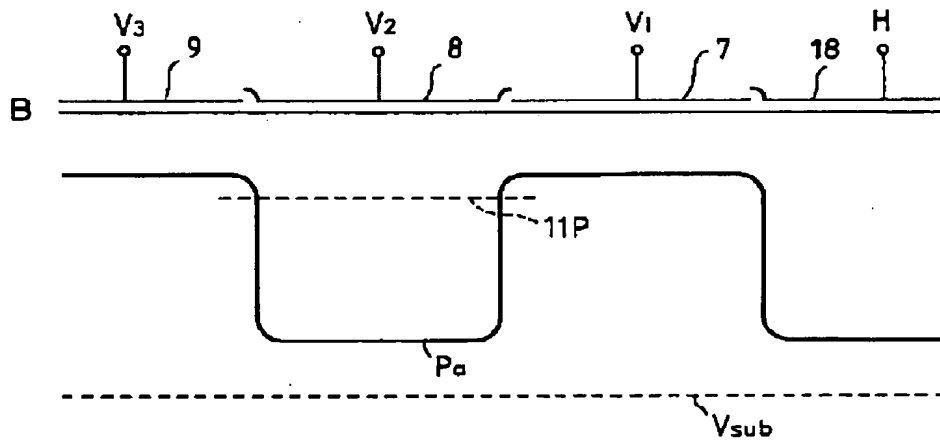
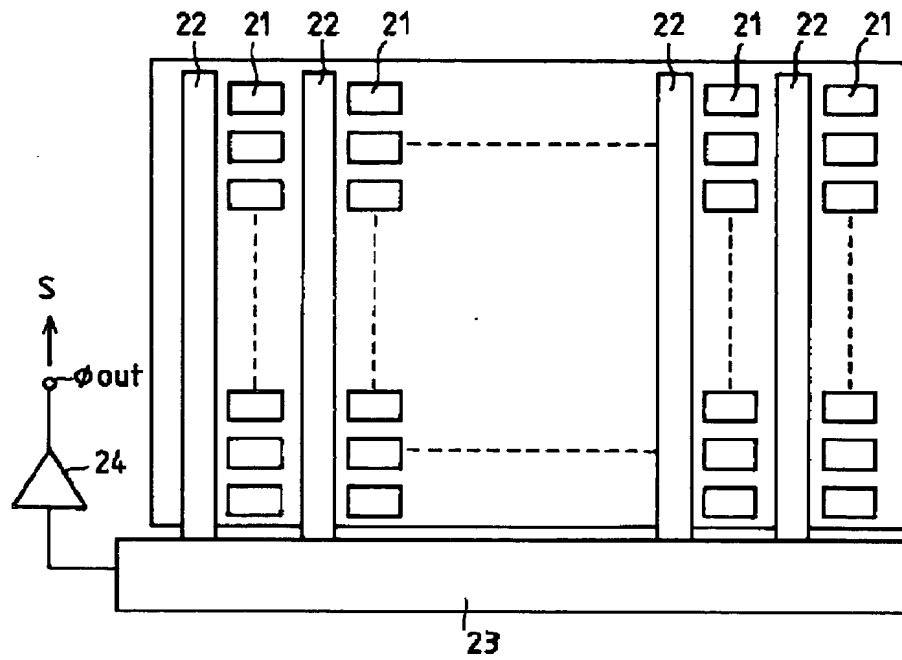


図3Bにおけるポテンシャル図

【図5】



21--- 受光部

24--- 出力部

22--- 垂直レジスタ

23--- 水平レジスタ

従来例を示す概略平面図